

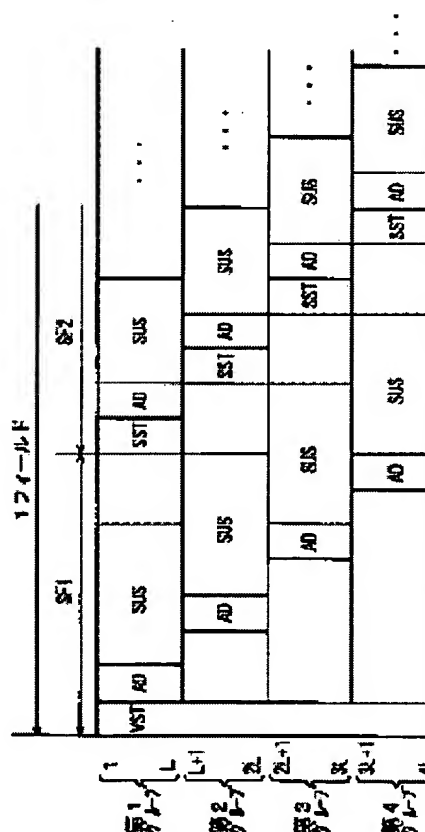
DISPLAY DEVICE AND ITS DRIVING METHOD

Patent number: JP2001265281
Publication date: 2001-09-28
Inventor: WAKABAYASHI SHUNICHI; HASHIGUCHI JUNPEI; OHIRA KAZUO; SHOJI HIDEHIKO
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
 - international: G09G3/288; G09G3/20; G09G3/28
 - european:
Application number: JP20000075692 20000317
Priority number(s): JP20000075692 20000317

Report a data error here

Abstract of JP2001265281

PROBLEM TO BE SOLVED: To provide a display device which is capable of suppressing unwanted radiation of electromagnetic waves and also is capable of lowering the cost of a driving circuit by reducing peak currents in sustenance periods and its driving method. **SOLUTION:** Four lines of scanning electrodes 12 and sustaining electrodes 13 are divided into four groups and the scanning electrodes and sustaining electrodes are made to perform sustaining discharge by shifting sustenance periods SUSs for each group so that the number of the scanning electrodes 12 and the sustaining electrodes 13 on which discharge are simultaneously performed become to be equal to or smaller than two lines.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-265281

(P2001-265281A)

(43) 公開日 平成13年9月28日 (2001.9.28)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 0 9 G 3/288		G 0 9 G 3/20	6 2 2 K 5 C 0 8 0
3/20	6 2 2		6 2 3 U
	6 2 3		6 2 4 N
	6 2 4	3/28	B
3/28			W

審査請求 未請求 請求項の数14 O L (全 16 頁)

(21) 出願番号 特願2000-75692(P2000-75692)

(22) 出願日 平成12年3月17日 (2000.3.17)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 若林 俊一

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 橋口 淳平

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100098305

弁理士 福島 祥人

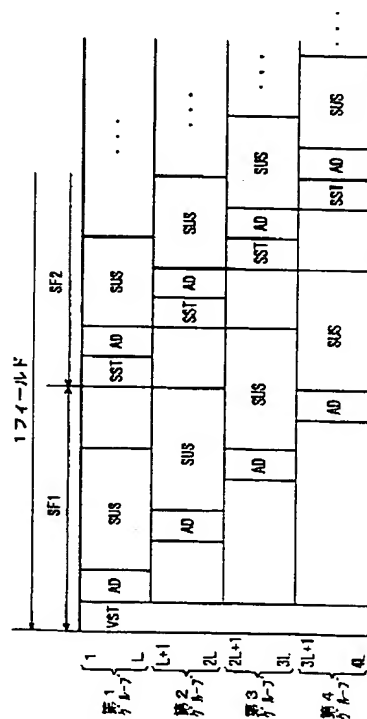
最終頁に続く

(54) 【発明の名称】 表示装置およびその駆動方法

(57) 【要約】

【課題】 不要な電磁波の輻射を抑制することができる
とともに、維持期間のピーク電流を低減して駆動回路を
低コスト化することができる表示装置およびその駆動方
法を提供する。

【解決手段】 4 L 本のスキャン電極 1 2 およびサステ
イン電極 1 3 を 4 つのグループに分割し、同時に維持放
電が行われるスキャン電極 1 2 およびサステイン電極 1
3 の数が 2 L 本以下になるように、維持期間 S U S を各
グループごとにずらしてスキャン電極 1 2 およびサステ
イン電極 1 3 を維持放電させる。



【特許請求の範囲】

【請求項1】 アドレス放電を行うアドレス期間と維持放電を行う維持期間とを分離して放電セルを放電させる表示装置であって、

第1の方向に配列された複数の第1の電極と、前記複数の第1の電極とそれぞれ対になるように前記第1の方向に配列された複数の第2の電極と、前記第1の方向と交差する第2の方向に配列された複数の第3の電極とを備え、

前記複数の第1および第2の電極は、それぞれ所定数の第1および第2の電極を含む複数のグループに区分され、

前記複数のグループの各々に対して設けられ、前記第1の電極を駆動する複数の第1の駆動手段と、前記複数のグループの各々に対して設けられ、前記第2の電極を駆動する複数の第2の駆動手段と、前記複数の第3の電極を駆動する第3の駆動手段とをさらに備え、

前記複数の第1および第2の駆動手段は、前記複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、前記第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして前記第1および第2の電極を維持放電させることを特徴とする表示装置。

【請求項2】 前記複数の第1および第2の駆動手段は、前記複数のグループの維持期間が互いに重複しないように、各グループごとに維持期間をずらして前記第1および第2の電極を維持放電させることを特徴とする請求項1記載の表示装置。

【請求項3】 前記複数の第1および第2の駆動手段ならびに前記第3の駆動手段は、前記複数のグループのうち第1のグループの前記第1および第2の電極が維持放電を行っている維持期間に前記第1のグループと異なる第2のグループの前記第1ないし第3の電極の壁電荷を調整するセットアップ動作を行うように前記第1ないし第3の電極を駆動することを特徴とする請求項1または2記載の表示装置。

【請求項4】 前記複数の第1および第2の駆動手段ならびに前記第3の駆動手段は、前記複数のグループのうち第1のグループの前記第1および第2の電極が維持放電を行っている維持期間に前記第1のグループと異なる第2のグループの前記第1および第3の電極がアドレス放電を行うように前記第1ないし第3の電極を駆動することを特徴とする請求項1または2記載の表示装置。

【請求項5】 前記複数の第1および第2の駆動手段ならびに前記第3の駆動手段は、前記複数のグループのうち第1のグループの前記第1および第2の電極が維持放電を行っている維持期間に、前記第1のグループと異なる第2のグループの前記第1ないし第3の電極が壁電荷を調整するセットアップ動作を行った後に前記第2のグループの前記第1および第3の電極がアドレス放電を行

うように前記第1ないし第3の電極を駆動することを特徴とする請求項1または2記載の表示装置。

【請求項6】 各フィールドを複数のサブフィールドに時間的に分割するサブフィールド分割手段をさらに備え、

前記複数の第1および第2の駆動手段は、各サブフィールドごとに前記複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、前記第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして前記第1および第2の電極を維持放電させることを特徴とする請求項1〜5のいずれかに記載の表示装置。

【請求項7】 前記複数の第3の電極は、各グループごとに設けられ、

前記第3の駆動手段は、前記複数のグループの各々に対して設けられた複数の第3の駆動手段を含むことを特徴とする請求項1〜6のいずれかに記載の表示装置。

【請求項8】 第1の方向に配列された複数の第1の電極と、前記複数の第1の電極とそれぞれ対になるように前記第1の方向に配列された複数の第2の電極と、前記第1の方向と交差する第2の方向に配列された複数の第3の電極とを備え、アドレス放電を行うアドレス期間と維持放電を行う維持期間とを分離して放電セルを放電させる表示装置の駆動方法であって、

前記複数の第1および第2の電極がそれぞれ所定数の第1および第2の電極を含む複数のグループに区分され、前記複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、前記第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして前記第1および第2の電極を維持放電させることを特徴とする表示装置の駆動方法。

【請求項9】 前記複数のグループの維持期間が互いに重複しないように、各グループごとに維持期間をずらして前記第1および第2の電極を維持放電させることを特徴とする請求項8記載の表示装置の駆動方法。

【請求項10】 前記複数のグループのうち第1のグループの前記第1および第2の電極が維持放電を行っている維持期間に前記第1のグループと異なる第2のグループの前記第1ないし第3の電極の壁電荷を調整するセットアップ動作を行うように前記第1ないし第3の電極を駆動することを特徴とする請求項8または9記載の表示装置の駆動方法。

【請求項11】 前記複数のグループのうち第1のグループの前記第1および第2の電極が維持放電を行っている維持期間に前記第1のグループと異なる第2のグループの前記第1および第3の電極がアドレス放電を行うように前記第1ないし第3の電極を駆動することを特徴とする請求項8または9記載の表示装置の駆動方法。

【請求項12】 前記複数のグループのうち第1のグル

10

20

30

40

50

ープの前記第1および第2の電極が維持放電を行っている維持期間に、前記第1のグループと異なる第2のグループの前記第1ないし第3の電極が壁電荷を調整するセットアップ動作を行った後に前記第2のグループの前記第1および第3の電極がアドレス放電を行うように前記第1ないし第3の電極を駆動することを特徴とする請求項8または9記載の表示装置の駆動方法。

【請求項13】 各フィールドを複数のサブフィールドに時間的に分割し、各サブフィールドごとに前記複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、前記第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして前記第1および第2の電極を維持放電させることを特徴とする請求項8～12のいずれかに記載の表示装置の駆動方法。

【請求項14】 前記複数の第3の電極は、各グループごとに設けられ、各グループごとに前記第3の電極を駆動することを特徴とする請求項8～13のいずれかに記載の表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、放電を制御することにより画像を表示する表示装置およびその駆動方法に関する。

【0002】

【従来の技術】 PDP（プラズマディスプレイパネル）を用いたプラズマディスプレイ装置は、薄型化および大画面化が可能であるという利点を有する。このプラズマディスプレイ装置では、ガス放電の際の発光を利用することにより画像を表示している。

【0003】 図8は、AC型PDPにおける放電セルの駆動方法を説明するための図である。図8に示すように、AC型PDPの放電セルにおいては、対向する電極301、302の表面がそれぞれ誘電体層303、304で覆われている。

【0004】 図8の（a）に示すように、電極301、302間に放電開始電圧よりも低い電圧を印加した場合には、放電が起こらない。図8の（b）に示すように、電極301、302間に放電開始電圧よりも高いパルス状の電圧（書き込みパルス）を印加すると、放電が発生する。放電が発生すると、負電荷は電極301の方向に進んで誘電体層303の壁面に蓄積され、正電荷は電極302の方向に進んで誘電体層304の壁面に蓄積される。誘電体層303、304の壁面に蓄積された電荷を壁電荷と呼ぶ。また、この壁電荷により誘起された電圧を壁電圧と呼ぶ。

【0005】 図8の（c）に示すように、誘電体層303の壁面には負の壁電荷が蓄積され、誘電体層304の壁面には正の壁電荷が蓄積される。この場合、壁電圧の極性は、外部印加電圧の極性と逆向きであるため、放電

の進行に従って放電空間内における実効電圧が低下し、放電は自動的に停止する。

【0006】 図8の（d）に示すように、外部印加電圧の極性を反転させると、壁電圧の極性が外部印加電圧の極性と同一向きになるため、放電空間内における実効電圧が高くなる。このときの実効電圧が放電開始電圧を超えると、逆極性の放電が発生する。それにより、正電荷が電極301の方向に進み、すでに誘電体層303に蓄積されている負の壁電荷を中和し、負電荷が電極302の方向に進み、すでに誘電体層304に蓄積されている正の壁電荷を中和する。

【0007】 そして、図8の（e）に示すように、誘電体層303、304の壁面にそれぞれ正および負の壁電荷が蓄積される。この場合、壁電圧の極性が外部印加電圧の極性と逆向きであるため、放電の進行に従って放電空間内における実効電圧が低下し、放電が停止する。

【0008】 さらに、図8の（f）に示すように、外部印加電圧の極性を反転させると、逆極性の放電が発生し、負電荷は電極301の方向に進み、正電荷は電極302の方向に進み、図8の（c）の状態に戻る。

【0009】 このように、放電開始電圧よりも高い書き込みパルスを印加することにより一旦放電が開始された後は、壁電荷の働きにより放電開始電圧よりも低い外部印加電圧（維持パルス）の極性を反転させることにより放電を継続させることができる。書き込みパルスを印加することにより放電を開始させることをアドレス放電と呼び、アドレス放電を行う期間をアドレス期間と呼び、交互に反転する維持パルスを印加することにより放電を継続させることを維持放電と呼び、維持放電を行う期間を維持期間と呼ぶ。

【0010】 図8の（g）に示すように、電極301、302間に壁電圧と逆極性の消去パルスを印加することにより誘電体層303、304の壁面に蓄積された壁電荷を消滅させて放電を終了させることができる。この消去パルスのパルス幅は、残留壁電荷を打ち消すことができかつ新たに逆極性の壁電荷を蓄積することができないように狭く設定される。一旦壁電荷が消滅すると、図8の（h）に示すように、次の維持パルスを印加しても放電は発生しない。

【0011】 図9は、従来のプラズマディスプレイ装置の主としてPDP（プラズマディスプレイパネル）の構成を示す模式図である。

【0012】 図9に示すように、PDP1は、複数のアドレス電極11、複数のスキャン電極（走査電極）12および複数のサステイン電極（維持電極）13を含む。複数のアドレス電極11は画面の垂直方向に配列され、複数のスキャン電極12および複数のサステイン電極13は画面の水平方向に配列されている。複数のサステイン電極13は共通に接続されている。

【0013】 アドレス電極11、スキャン電極12およ

びサステイン電極13の各交点に放電セルが形成されている。各放電セルが画面上の画素を構成する。

【0014】アドレスドライバ2は、画像データに応じて複数のアドレス電極11を駆動する。スキャンドライバ3は、複数のスキャン電極12を順に駆動する。サステインドライバ4は、複数のサステイン電極13を共通に駆動する。

【0015】図10はAC型PDPにおける3電極面放電セルの模式的断面図である。図10に示す放電セル100においては、表面ガラス基板101上に対になるスキャン電極12およびサステイン電極13が水平方向に形成され、それらのスキャン電極12およびサステイン電極13は透明誘電体層102および保護層103で覆われている。一方、表面ガラス基板101に対向する裏面ガラス基板104上にはアドレス電極11が垂直方向に形成され、アドレス電極11上には透明誘電体層105が形成されている。透明誘電体層105上には蛍光体106が塗布されている。

【0016】この放電セル100では、アドレス電極11とスキャン電極12との間に書き込みパルスを印加することによりアドレス電極11とスキャン電極12との間でアドレス放電が発生した後、スキャン電極12とサステイン電極13との間に交互に反転する周期的な維持パルスを印加することによりスキャン電極12とサステイン電極13との間で維持放電が行われる。

【0017】AC型PDPにおける階調表示駆動方式としては、アドレス放電を行うアドレス期間と維持放電を行う維持期間とを分離して放電セルを放電させるADS (Address and Display-period Separated; アドレス・表示期間分離) 方式が用いられている。図11は、ADS方式を説明するための図である。図11の縦軸は第1ラインから第mラインまでのスキャン電極の走査方向(垂直走査方向)を示し、横軸は時間を示す。

【0018】ADS方式では、1フィールド(1/60秒=16.67ms)を複数のサブフィールドに時間的に分割する。例えば、8ビットで256階調表示を行なう場合には、1フィールドを8つのサブフィールドに分割する。また、各サブフィールドは、点灯セル選択のためのアドレス放電が行なわれるアドレス期間と、表示のための維持放電が行なわれる維持期間とに分離される。

【0019】図11の例では、1フィールドが4つのサブフィールドSF1、SF2、SF3、SF4に時間的に分割されている。サブフィールドSF1はアドレス期間AD1と維持期間SUS1とに分離され、サブフィールドSF2はアドレス期間AD2と維持期間SUS2とに分離され、サブフィールドSF3はアドレス期間AD3と維持期間SUS3とに分離され、サブフィールドSF4はアドレス期間AD4と維持期間SUS4とに分離されている。

【0020】ADS方式では、各サブフィールドで第1

ラインから第mラインまでPDPの全面にアドレス放電による走査が行なわれ、全面のアドレス放電の終了時に維持放電が行われる。

【0021】

【発明が解決しようとする課題】上記の従来のアドレス・サステイン分離駆動方式によるプラズマディスプレイ装置では、サブフィールドごとに多数のスキャン電極12およびサステイン電極13のすべてに維持パルスを印加して同時に維持放電を行っているため、不要な電磁波が放射される。このような不要な電磁波の放射は、他の電子機器に電磁的な悪影響を及ぼす恐れがある。

【0022】また、近年、プラズマディスプレイ装置は、高精細化および大画面化のためライン数すなわちスキャン電極12およびサステイン電極13の数が増加する傾向にあるため、上記の不要な電磁波のレベルがより大きくなり、この不要な電磁波の放射を抑制することが望まれる。

【0023】また、多数のスキャン電極12およびサステイン電極13のすべてに維持パルスを同時に印加すると、維持期間のピーク電流が増大する。この場合、十分なピーク電流を供給するために高価な製造プロセスにより製造される駆動回路が必要となり、駆動回路のコストが増大する。

【0024】本発明の目的は、不要な電磁波の放射を抑制することができるとともに、維持期間のピーク電流を低減して駆動回路を低コスト化することができる表示装置およびその駆動方法を提供することである。

【0025】

【課題を解決するための手段】(1)第1の発明

第1の発明に係る表示装置は、アドレス放電を行うアドレス期間と維持放電を行う維持期間とを分離して放電セルを放電させる表示装置であって、第1の方向に配列された複数の第1の電極と、複数の第1の電極とそれぞれ対になるように第1の方向に配列された複数の第2の電極と、第1の方向と交差する第2の方向に配列された複数の第3の電極とを備え、複数の第1および第2の電極は、それぞれ所定数の第1および第2の電極を含む複数のグループに区分され、複数のグループの各々に対して設けられ、第1の電極を駆動する複数の第1の駆動手段と、複数のグループの各々に対して設けられ、第2の電極を駆動する複数の第2の駆動手段と、複数の第3の電極を駆動する第3の駆動手段とをさらに備え、複数の第1および第2の駆動手段は、複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして第1および第2の電極を維持放電させるものである。

【0026】本発明に係る表示装置においては、複数の第1および第2の電極がそれぞれ所定数の第1および第2の電極を含む複数のグループに区分され、複数の第1

および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして第1および第2の電極を維持放電させる。

【0027】したがって、複数の第1および第2の電極のうち同時に維持放電を行う第1および第2の電極の数を半分以上に制限することができ、不要な電磁波のレベルを半分以上に抑制することができるとともに、維持期間のピーク電流を半分以上に低減することができる。この結果、不要な電磁波の放射を抑制することができるとともに、維持期間のピーク電流を低減して駆動回路を低コスト化することができる。

【0028】(2) 第2の発明

第2の発明に係る表示装置は、第1の発明に係る表示装置の構成において、複数の第1および第2の駆動手段は、複数のグループの維持期間が互いに重複しないように、各グループごとに維持期間をずらして第1および第2の電極を維持放電させるものである。

【0029】この場合、複数のグループの維持期間が互いに重複しないように、各グループごとに維持期間をずらして第1および第2の電極を維持放電させているので、グループの数をM個とすると、複数の第1および第2の電極のうち同時に維持放電を行う第1および第2の電極の数を1/Mに制限することができ、不要な電磁波のレベルを1/M倍に抑制することができるとともに、維持期間のピーク電流を1/M倍に低減することができる。

【0030】(3) 第3の発明

第3の発明に係る表示装置は、第1または第2の発明に係る表示装置の構成において、複数の第1および第2の駆動手段ならびに第3の駆動手段は、複数のグループのうち第1のグループの第1および第2の電極が維持放電を行っている維持期間に第1のグループと異なる第2のグループの第1ないし第3の電極の壁電荷を調整するセットアップ動作を行うように第1ないし第3の電極を駆動するものである。

【0031】この場合、複数のグループのあるグループが維持放電を行っている維持期間に他のグループがセットアップ動作を行っているので、時間を有効に活用することができ、1フィールド中の維持期間の割合を大きくすることができる。

【0032】(4) 第4の発明

第4の発明に係る表示装置は、第1または第2の発明に係る表示装置の構成において、複数の第1および第2の駆動手段ならびに第3の駆動手段は、複数のグループのうち第1のグループの第1および第2の電極が維持放電を行っている維持期間に第1のグループと異なる第2のグループの第1および第3の電極がアドレス放電を行うように第1ないし第3の電極を駆動するものである。

【0033】この場合、複数のグループのあるグループが維持放電を行っている維持期間に他のグループがアドレス放電を行っているので、時間を有効に活用することができ、1フィールド中の維持期間の割合を大きくすることができる。

【0034】(5) 第5の発明

第5の発明に係る表示装置は、第1または第2の発明に係る表示装置の構成において、複数の第1および第2の駆動手段ならびに第3の駆動手段は、複数のグループのうち第1のグループの第1および第2の電極が維持放電を行っている維持期間に、第1のグループと異なる第2のグループの第1ないし第3の電極が壁電荷を調整するセットアップ動作を行った後に第2のグループの第1および第3の電極がアドレス放電を行うように第1ないし第3の電極を駆動するものである。

【0035】この場合、複数のグループのあるグループが維持放電を行っている維持期間に他のグループがセットアップ動作およびアドレス放電を行っているので、時間をより有効に活用することができ、1フィールド中の維持期間の割合をより大きくすることができる。

【0036】(6) 第6の発明

第6の発明に係る表示装置は、第1～第5のいずれかの発明に係る表示装置の構成において、各フィールドを複数のサブフィールドに時間的に分割するサブフィールド分割手段をさらに備え、複数の第1および第2の駆動手段は、各サブフィールドごとに複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして第1および第2の電極を維持放電させるものである。

【0037】この場合、各フィールドを複数のサブフィールドに時間的に分割しているため、サブフィールドごとに発光輝度を調整することにより階調表示を行うことができる。また、各サブフィールドごとに複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして第1および第2の電極を維持放電させているので、階調表示を行う場合でも、不要な電磁波のレベルを半分以上に抑制することができるとともに、維持期間のピーク電流を半分以上に低減することができる。

【0038】(7) 第7の発明

第7の発明に係る表示装置は、第1～第6のいずれかの発明に係る表示装置の構成において、複数の第3の電極は、各グループごとに設けられ、第3の駆動手段は、複数のグループの各々に対して設けられた複数の第3の駆動手段を含むものである。

【0039】この場合、各グループごとに第1ないし第3の電極および第1ないし第3の駆動手段が設けられ、各グループごとに任意の放電状態に設定することがで

き、より容易に種々の放電状態を組み合わせることができる。

【0040】(8) 第8の発明

第8の発明に係る表示装置の駆動方法は、第1の方向に配列された複数の第1の電極と、複数の第1の電極とそれぞれ対になるように第1の方向に配列された複数の第2の電極と、第1の方向と交差する第2の方向に配列された複数の第3の電極とを備え、アドレス放電を行うアドレス期間と維持放電を行う維持期間とを分離して放電セルを放電させる表示装置の駆動方法であって、複数の第1および第2の電極がそれぞれ所定数の第1および第2の電極を含む複数のグループに区分され、複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして第1および第2の電極を維持放電させるものである。

【0041】本発明に係る表示装置の駆動方法においては、複数の第1および第2の電極がそれぞれ所定数の第1および第2の電極を含む複数のグループに区分され、複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして第1および第2の電極を維持放電させる。

【0042】したがって、複数の第1および第2の電極のうち同時に維持放電を行う第1および第2の電極の数を半分以下に制限することができ、不要な電磁波のレベルを半分以下に抑制することができるとともに、維持期間のピーク電流を半分以下に低減することができる。この結果、不要な電磁波の放射を抑制することができるとともに、維持期間のピーク電流を低減して駆動回路を低コスト化することができる。

【0043】(9) 第9の発明

第9の発明に係る表示装置の駆動方法は、第8の発明に係る表示装置の駆動方法の構成において、複数のグループの維持期間が互いに重複しないように、各グループごとに維持期間をずらして第1および第2の電極を維持放電させるものである。

【0044】この場合、複数のグループの維持期間が互いに重複しないように、各グループごとに維持期間をずらして第1および第2の電極を維持放電させているので、グループの数をM個とすると、複数の第1および第2の電極のうち同時に維持放電を行う第1および第2の電極の数を $1/M$ に制限することができ、不要な電磁波のレベルを $1/M$ 倍に抑制することができるとともに、維持期間のピーク電流を $1/M$ 倍に低減することができる。

【0045】(10) 第10の発明

第10の発明に係る表示装置の駆動方法は、第8または

第9の発明に係る表示装置の駆動方法の構成において、複数のグループのうち第1のグループの第1および第2の電極が維持放電を行っている維持期間に第1のグループと異なる第2のグループの第1ないし第3の電極の壁電荷を調整するセットアップ動作を行うように第1ないし第3の電極を駆動するものである。

【0046】この場合、複数のグループのあるグループが維持放電を行っている維持期間に他のグループがセットアップ動作を行っているので、時間を有効に活用することができ、1フィールド中の維持期間の割合を大きくすることができる。

【0047】(11) 第11の発明

第11の発明に係る表示装置の駆動方法は、第8または第9の発明に係る表示装置の駆動方法の構成において、複数のグループのうち第1のグループの第1および第2の電極が維持放電を行っている維持期間に第1のグループと異なる第2のグループの第1および第3の電極がアドレス放電を行うように第1ないし第3の電極を駆動するものである。

【0048】この場合、複数のグループのあるグループが維持放電を行っている維持期間に他のグループがアドレス放電を行っているので、時間を有効に活用することができ、1フィールド中の維持期間の割合を大きくすることができる。

【0049】(12) 第12の発明

第12の発明に係る表示装置の駆動方法は、第8または第9の発明に係る表示装置の駆動方法の構成において、複数のグループのうち第1のグループの第1および第2の電極が維持放電を行っている維持期間に、第1のグループと異なる第2のグループの第1ないし第3の電極が壁電荷を調整するセットアップ動作を行った後に第2のグループの第1および第3の電極がアドレス放電を行うように第1ないし第3の電極を駆動するものである。

【0050】この場合、複数のグループのあるグループが維持放電を行っている維持期間に他のグループがセットアップ動作およびアドレス放電を行っているので、時間をより有効に活用することができ、1フィールド中の維持期間の割合をより大きくすることができる。

【0051】(13) 第13の発明

第13の発明に係る表示装置の駆動方法は、第8～第12のいずれかの発明に係る表示装置の駆動方法の構成において、各フィールドを複数のサブフィールドに時間的に分割し、各サブフィールドごとに複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして第1および第2の電極を維持放電させるものである。

【0052】この場合、各フィールドを複数のサブフィールドに時間的に分割しているため、サブフィールドご

とに発光輝度を調整することにより階調表示を行うことができる。また、各サブフィールドごとに複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして第1および第2の電極を維持放電させているので、階調表示を行う場合でも、不要な電磁波のレベルを半分以下に抑制することができるとともに、維持期間のピーク電流を半分以下に低減することができる。

【0053】(14)第14の発明

第14の発明に係る表示装置の駆動方法は、第8～第13のいずれかの発明に係る表示装置の駆動方法の構成において、複数の第3の電極は、各グループごとに設けられ、各グループごとに第3の電極を駆動するものである。

【0054】この場合、各グループごとに設けられた第1ないし第3の電極を各グループごとに駆動することができるので、各グループごとに任意の放電状態に設定することができ、より容易に種々の放電状態を組み合わせることができる。

【0055】

【発明の実施の形態】以下、本発明に係る表示装置の一例としてAC型プラズマディスプレイ装置について説明する。以下に説明するプラズマディスプレイ装置では、アドレス放電を行うアドレス期間と維持放電を行う維持期間とを分離して放電セルを放電させるアドレス・サステイン分離駆動方式が用いられる。

【0056】図1は、本発明の第1の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

【0057】図1のプラズマディスプレイ装置は、PDP（プラズマディスプレイパネル）1、アドレスドライバ2、4つのスキヤンドライバ31～34、4つのサステインドライバ41～44、放電制御タイミング発生回路5、A/Dコンバータ（アナログ・デジタル変換器）6、走査数変換部7およびサブフィールド変換部8を含む。

【0058】A/Dコンバータ6には映像信号VDが入力される。また、放電制御タイミング発生回路5、A/Dコンバータ6、走査数変換部7およびサブフィールド変換部8には水平同期信号Hおよび垂直同期信号Vが与えられる。

【0059】A/Dコンバータ6は、映像信号VDをデジタルの画像データに変換し、その画像データを走査数変換部7に与える。走査数変換部7は、画像データをPDP1の画素数に応じたライン数の画像データに変換し、各ラインごとの画像データをサブフィールド変換部8に与える。各ラインごとの画像データは、各ラインの複数の画素にそれぞれ対応する複数の画素データからなる。サブフィールド変換部8は、各ラインごとの画像デ

ータの各画素データを複数のサブフィールドに対応する複数のビットに分割し、各サブフィールドごとに各画素データの各ビットをアドレスドライバ2にシリアルに出力する。

【0060】放電制御タイミング発生回路5は、水平同期信号Hおよび垂直同期信号Vを基準として、放電制御タイミング信号SC1～SC4と放電制御タイミング信号SU1～SU4を発生し、放電制御タイミング信号SC1～SC4をスキヤンドライバ31～34にそれぞれ与え、放電制御タイミング信号SU1～SU4をサステインドライバ41～44にそれぞれ与える。

【0061】PDP1は、複数のアドレス電極（データ電極）11、4L本（Lは任意の正数）のスキヤン電極（走査電極）12および4L本のサステイン電極（維持電極）13を含む。アドレス電極11は画面の垂直方向に配列され、スキヤン電極12およびサステイン電極13は画面の水平方向に配列されている。アドレス電極11、スキヤン電極12およびサステイン電極13の各交点に放電セル14が形成され、各放電セル14が画面上の画素を構成する。

【0062】第1ラインから第Lラインまでのスキヤン電極12はスキヤンドライバ31に接続され、第(L+1)ラインから第2Lラインまでのスキヤン電極12はスキヤンドライバ32に接続され、第(2L+1)ラインから第3Lラインまでのスキヤン電極12はスキヤンドライバ33に接続され、第(3L+1)ラインから第4Lラインまでのスキヤン電極12はスキヤンドライバ34に接続されている。

【0063】また、第1ラインから第Lラインまでのサステイン電極13はサステインドライバ41に共通に接続され、第(L+1)ラインから第2Lラインまでのサステイン電極13はサステインドライバ42に共通に接続され、第(2L+1)ラインから第3Lラインまでのサステイン電極13はサステインドライバ43に共通に接続され、第(3L+1)ラインから第4Lラインまでのサステイン電極13はサステインドライバ44に共通に接続されている。

【0064】アドレスドライバ2は、サブフィールド変換部8から各サブフィールドごとにシリアルに与えられるデータをパラレルデータに変換し、そのパラレルデータに基づいて複数のアドレス電極11を駆動する。

【0065】スキヤンドライバ31は、放電制御タイミング発生回路5から与えられる放電制御タイミング信号SC1に応じてセットアップパルス、書き込みパルス、維持パルスを第1ラインから第Lラインまでのスキヤン電極12に印加する。スキヤンドライバ32は、放電制御タイミング発生回路5から与えられる放電制御タイミング信号SC2に応じてセットアップパルス、書き込みパルス、維持パルスを第(L+1)ラインから第2Lラインまでのスキヤン電極12に印加する。スキヤンドラ

イバ33は、放電制御タイミング発生回路5から与えられる放電制御タイミング信号SC3に応じてセットアップパルス、書き込みパルス、維持パルスを第(2L+1)ラインから第3Lラインまでのスキャン電極12に印加する。スキャンドライバ34は、放電制御タイミング発生回路5から与えられる放電制御タイミング信号SC4に応じてセットアップパルス、書き込みパルス、維持パルスを第(3L+1)ラインから第4Lラインまでのスキャン電極12に印加する。

【0066】サステインドライバ41は、放電制御タイミング発生回路5から与えられる放電制御タイミング信号SU1に応じて第1ラインから第Lラインまでのサステイン電極13を同時に駆動する。サステインドライバ42は、放電制御タイミング発生回路5から与えられる放電制御タイミング信号SU2に応じて第(L+1)ラインから第2Lラインまでのサステイン電極13を同時に駆動する。サステインドライバ43は、放電制御タイミング発生回路5から与えられる放電制御タイミング信号SU3に応じて第(2L+1)ラインから第3Lラインまでのサステイン電極13を同時に駆動する。サステインドライバ44は、放電制御タイミング発生回路5から与えられる放電制御タイミング信号SU4に応じて第(3L+1)ラインから第4Lラインまでのサステイン電極13を同時に駆動する。

【0067】本実施の形態では、スキャン電極12が第1の電極に相当し、サステイン電極13が第2の電極に相当し、アドレス電極11が第3の電極に相当する。スキャンドライバ31~34が第1の駆動手段に相当し、サステインドライバ41~44が第2の駆動手段に相当し、アドレスドライバ2が第3の駆動手段に相当し、サブフィールド変換部8がサブフィールド分割手段に相当する。

【0068】図2は、図1のPDP1におけるアドレス電極11、スキャン電極12およびサステイン電極13の駆動電圧の一例を示すタイミング図である。

【0069】図2に示すように、各フィールドは、複数のサブフィールドに分割される。各サブフィールドは、壁電荷を調整するセットアップ動作を行う初期化期間VST(または疑似初期化期間SST)、アドレス放電を行うアドレス期間ADおよび維持放電を行う維持期間SUSにより構成される。各サブフィールドは、維持期間の長さが異なり、各サブフィールドの点灯状態を変えることにより、例えば256階調の階調表示が行われる。なお、セットアップ動作を行う期間として、第2のサブフィールド以降の各サブフィールドでは、第1のサブフィールドでの初期化期間の一部の波形を用いた疑似初期化期間を用いている。

【0070】まず、第1のサブフィールドにおける初期化期間VSTの前半の初期化動作において、アドレスドライバ2によりアドレス電極11を0Vに保持し、サス

ティンドライバ41~44によりサステイン電極13を0Vに保持する。このとき、スキャンドライバ31~34によりスキャン電極12の電圧を放電開始電圧以下となる電圧Vm(例えば、180V)まで上昇させる。

【0071】次に、スキャンドライバ31~34により電圧Vmから放電開始電圧を超える電圧Vset(例えば、400V)まで上昇する電圧がスキャン電極12に印加される。この電圧が上昇する間に、スキャン電極12からアドレス電極11およびサステイン電極13にそれぞれ1回目の微弱な初期化放電が起こり、スキャン電極12に負の壁電圧が蓄積されるとともに、アドレス電極11およびサステイン電極13に正の壁電圧が蓄積される。

【0072】次に、初期化期間VSTの後半の初期化動作において、スキャンドライバ31~34によりスキャン電極12の電圧がサステイン電極13に対して放電開始電圧以下となる電圧Vmまで降下される。このとき、サステインドライバ41~44によりサステイン電極13の電圧が電圧Vseu(例えば、150V)に上昇される。

【0073】次に、スキャンドライバ31~34により電圧Vmから放電開始電圧を超える電圧Vsec(例えば、-110V)に降下する電圧がスキャン電極12に印加される。この電圧が降下する間に、再びサステイン電極13からスキャン電極12にそれぞれ2回目の微弱な初期化放電が起こり、スキャン電極12の負の壁電圧およびサステイン電極13の正の壁電圧が弱められる。このとき、スキャン電極12とアドレス電極11の間にも同時に放電が起こり、スキャン電極12の負の壁電圧およびアドレス電極11の正の壁電圧が弱められる。以上に動作により各放電セルの壁電荷が調整される初期化期間が終了する。

【0074】次に、アドレス期間において、映像信号に応じてオンまたはオフする書き込みパルス電圧Vwがアドレスドライバ2により各アドレス電極11に印加され、この書き込みパルスに同期してスキャンドライバ31~34によりスキャン電極12に電圧Vag(例えば、-40V)から電圧Va(例えば、-120V)に変化する書き込みパルスが順に印加される。

【0075】このとき、表示すべき放電セルに対応するアドレス電極11とスキャン電極12との間の電圧は、書き込みパルス電圧Vwと電圧Vaとを加算した電圧に初期化期間にスキャン電極12とアドレス電極11のそれぞれに蓄積された壁電圧が、さらに加算されたものとなる。したがって、アドレス電極11とスキャン電極12との間にアドレス放電が起こり、スキャン電極12に正の壁電圧が蓄積され、アドレス電極11に負の壁電圧が蓄積される。

【0076】次に、維持期間において、スキャンドライバ31~34により接地電位(0V)から維持パルス電

庄 V_m （例えば、180V）まで上昇する維持パルスがスキャン電極12に印加される。一方、サステインドライバ41～44によりサステイン電極13の電圧は0（V）に一旦戻される。

【0077】このとき、アドレス放電を起こした放電セル14におけるスキャン電極12とサステイン電極13との間の電圧は、維持パルス電圧 V_m にアドレス期間において蓄積されたスキャン電極12の正の壁電圧およびサステイン電極13の負の壁電圧が加算されたものとなる。このため、アドレス放電を起こした放電セルにおいて、スキャン電極12とサステイン電極13との間に維持放電が起こり、この維持放電を起こした放電セルにおけるスキャン電極12に負の壁電圧が蓄積され、サステイン電極13に正の壁電圧が蓄積される。

【0078】続いて、サステインドライバ41～44によりサステイン電極13に維持パルス電圧 V_m が印加されると、維持放電を起こした放電セルにおけるサステイン電極13とスキャン電極12との間の電圧は、維持パルス電圧 V_m に直前の維持放電により蓄積されたスキャン電極12の負の壁電圧およびサステイン電極13の正の壁電圧が加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、サステイン電極13とスキャン電極12との間に維持放電が起こる。

【0079】以降、同様に、スキャンドライバ31～34およびサステインドライバ41～44により維持パルス電圧 V_m （V）をスキャン電極12とサステイン電極13とに交互に印加し、維持放電が継続して行われる。維持期間の最後に、サステインドライバ41～44によりサステイン電極13の電圧が0（V）に戻されるとともに、スキャンドライバ31～34によりスキャン電極12の電圧が上昇され維持パルス電圧 V_m に短期間保持された後に降下され電圧 V_b （例えば、140V）に保持される。これにより、消去放電が起こり、維持期間が終了する。

【0080】次に、第2のサブフィールドの疑似初期化期間SSTにおいて、スキャンドライバ31～34によりスキャン電極12に電圧 V_b から電圧 V_{sec} まで降下する電圧が印加される。このとき、サステインドライバ41～44によりサステイン電極13は電圧 V_{seu} に保持され、アドレスドライバ2によりアドレス電極11は0Vに保持されている。

【0081】このとき、サステイン電極13からスキャン電極12に微弱な初期化放電が起こり、スキャン電極12およびサステイン電極13の壁電圧が調整される。また、スキャン電極12とアドレス電極11の間にも同時に放電が起こり、スキャン電極12の負の壁電圧およびアドレス電極11の正の壁電圧が弱められる。以上の動作により、初期化期間VSTと同様に各放電セルの壁電荷が調整される疑似初期化期間が終了する。

【0082】以降、第1のサブフィールドと同様にアド

レス期間および維持期間の各動作が行われ、第3のサブフィールド以降の各サブフィールドは、第2のサブフィールドと同様に疑似初期化期間、アドレス期間および維持期間の各動作が行われる。

【0083】図3は、図1のプラズマディスプレイ装置の各グループにおける初期化期間VST（または疑似初期化期間SST）、アドレス期間ADおよび維持期間SUSのタイミングチャートである。図3の縦軸は第1ラインから第4Lラインまでのラインを示し、横軸は時間を示す。

【0084】図3に示すように、PDP1が4分割され、第1～第Lラインまでのスキャン電極12およびサステイン電極13が第1のグループとなり、第L+1～第2Lラインまでのスキャン電極12およびサステイン電極13が第2のグループとなり、第2L+1～第3Lラインまでのスキャン電極12およびサステイン電極13が第3のグループとなり、第3L+1～第4Lラインまでのスキャン電極12およびサステイン電極13が第4のグループとなる。また、アドレスドライバ2、スキャンドライバ31～34およびサステインドライバ41～44により各グループごとに放電タイミングが以下のように制御される。

【0085】まず、第1のサブフィールドSF1では、第1～第4のグループに対して初期化期間VSTが開始される。初期化期間VSTが終了した後、第1のグループのアドレス期間ADが開始され、第1のグループのアドレス期間ADが終了した後、第1のグループの維持期間SUSが開始される。

【0086】次に、第1のグループの維持期間SUSの半が終了した時点で第2のグループの維持期間SUSが開始されるように、第1のグループの維持期間SUSの開始から所定時間経過後に第2のグループのアドレス期間ADが開始され、第2のグループのアドレス期間ADが終了した後、第2のグループの維持期間SUSが開始される。以降第2のグループと同様に第3および第4のグループのアドレス期間ADおよび維持期間SUSが開始される。

【0087】次に、第2のサブフィールドSF2では、第2のグループの第1のサブフィールドSF1の維持期間SUSが終了した時点で第1のグループの疑似初期化期間SSTが開始される。第1のグループの疑似初期化期間SSTが終了した後、第1のグループのアドレス期間ADが開始され、第1のグループのアドレス期間ADが終了した後、第1のグループの維持期間SUSが開始される。

【0088】次に、第1のグループのアドレス期間ADが終了した時点で第2のグループの疑似初期化期間SSTが開始される。第2のグループの疑似初期化期間SSTが終了した後、第2のグループのアドレス期間ADが開始され、第2のグループのアドレス期間ADが終了し

た後、第2のグループの維持期間SUSが開始される。以降第2のグループと同様に第3および第4のグループの疑似初期化期間SST、アドレス期間ADおよび維持期間SUSが開始される。

【0089】図4は、図1のプラズマディスプレイ装置においてあるグループの維持期間中に他のグループがアドレス放電を行う場合のアドレス電極11、スキャン電極12およびサステイン電極13の駆動電圧の一例を示すタイミングチャートである。

【0090】図3に示すように、例えば、第1のサブフィールドSF1では、第1のグループの維持期間SUS中に第2のグループのアドレス期間ADが設定されている。このような場合、図4に示すように、維持期間SUS中のグループのスキャン電極12およびサステイン電極13にはそれぞれ維持パルスPsc、Psuが印加される。一方、アドレス電極11には、維持期間SUS中のグループのスキャン電極12がローでサステイン電極13がハイの期間T内に書き込みパルスPwが印加され、アドレス期間AD中のグループの対応するスキャン電極12に書き込みパルスが印加される。

【0091】これにより、各グループに対してアドレス電極11が共通に使用される場合でも、各グループ間で駆動パルスの干渉をなくし、維持放電およびアドレス放電を平行して安定に行うことができる。

【0092】このように、本実施の形態では、4L本のスキャン電極12およびサステイン電極13が4つのグループに分割され、同時に維持放電が行われるスキャン電極12およびサステイン電極13の数が2L本以下になるように、維持期間を各グループごとにずらしてスキャン電極12およびサステイン電極13を維持放電させている。したがって、不要な電磁波のレベルを半分以下に抑制することができるとともに、維持期間のピーク電流を半分以下に低減してスクアンドライバ31～34およびサステインドライバ41～44を低コスト化することができる。

【0093】また、第1のサブフィールドSF1では、あるグループの維持期間AD中に他のグループのアドレス期間が設定され、第2のサブフィールドSF2以降の各サブフィールドでは、あるグループの維持期間AD中に他のグループの疑似初期化期間SSTおよびアドレス期間ADが設定されているので、時間を有効に活用することができ、1フィールド中の維持期間SUSの割合を大きくすることができる。

【0094】図5は、図1のプラズマディスプレイ装置の各グループにおける初期化期間VST（または疑似初期化期間SST）、アドレス期間ADおよび維持期間SUSの他のタイミングチャートである。図5の縦軸は第1ラインから第4Lラインまでのラインを示し、横軸は時間を示す。

【0095】図5に示す例でも、図3に示す例と同様

に、PDP1が4分割され、第1～第Lラインまでのスキャン電極12およびサステイン電極13が第1のグループとなり、第L+1～第2Lラインまでのスキャン電極12およびサステイン電極13が第2のグループとなり、第2L+1～第3Lラインまでのスキャン電極12およびサステイン電極13が第3のグループとなり、第3L+1～第4Lラインまでのスキャン電極12およびサステイン電極13が第4のグループとなる。

【0096】まず、第1のサブフィールドSF1では、第1～第4のグループに対して初期化期間VSTが開始される。初期化期間VSTが終了した後、第1のグループのアドレス期間ADが開始され、第1のグループのアドレス期間ADが終了した後、第1のグループの維持期間SUSが開始される。

【0097】次に、第1のグループの維持期間SUSが終了した時点で第2のグループの維持期間SUSが開始されるように、第1のグループの維持期間SUSの開始から所定時間経過後に第2のグループのアドレス期間ADが開始され、第2のグループのアドレス期間ADが終了した後、第2のグループの維持期間SUSが開始される。以降第2のグループと同様に第3および第4のグループのアドレス期間ADおよび維持期間SUSが開始される。

【0098】次に、第2のサブフィールドSF2では、第4のグループの第1のサブフィールドSF1の維持期間SUSが終了した時点で第1のグループの維持期間SUSが開始されるように、第4のグループの維持期間SUSの開始から所定時間経過後に第1のグループの疑似初期化期間SSTが開始される。第1のグループの疑似初期化期間SSTが終了した後、第1のグループのアドレス期間ADが開始され、第1のグループのアドレス期間ADが終了した後、第1のグループの維持期間SUSが開始される。

【0099】次に、第1のグループの維持期間SUSが終了した時点で第2のグループの維持期間SUSが開始されるように、第2のグループの疑似初期化期間SSTが開始される。第2のグループの疑似初期化期間SSTが終了した後、第2のグループのアドレス期間ADが開始され、第2のグループのアドレス期間ADが終了した後、第2のグループの維持期間SUSが開始される。以降第2のグループと同様に第3および第4のグループの疑似初期化期間SST、アドレス期間ADおよび維持期間SUSが開始される。

【0100】このように、図5に示す例では、4L本のスキャン電極12およびサステイン電極13が4つのグループに分割され、各グループの維持期間が互いに重複しないように、各グループごとに維持期間をずらしてスキャン電極12およびサステイン電極13を維持放電させているので、同時に維持放電を行うスキャン電極12およびサステイン電極13の数が1/4になり、不要な

電磁波のレベルを1/4に抑制することができるとともに、維持期間のピーク電流を1/4に低減することができる。この場合、不要な電磁波の輻射を十分に低減することができるので、不要な電磁波の輻射を防止するシールド板が不要となり、部品点数を削減してより低コスト化することができる。

【0101】なお、本実施の形態では、複数のスキャン電極12およびサステイン電極13を4つのグループに分割したが、分割数はこの例に特に限定されず、2分割、6分割、8分割等の他の分割数であってもよい。また、一つのグループに含まれるスキャン電極12およびサステイン電極13の最小数は、回路構成等の観点から例えば、16本以上であることが好ましい。また、例えば、480ラインのVGA (Video Graphics Array) 仕様のプラズマディスプレイ装置の場合、6分割して1グループのラインの本数を30本にすることが好ましい。この場合、同じような画像が各グループ内に入る確率が高く、各グループ内の駆動パターンが同様になり、駆動回路の寿命を長くすることができる。

【0102】図6は、本発明の第2の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

【0103】図6のプラズマディスプレイ装置においては、図1のPDP1の代わりに2つのPDP1a、1bが設けられ、アドレスドライバ2の代わりに2つのアドレスドライバ2a、2bが設けられ、スキャンドライバ31~34の代わりに2つのスキャンドライバ3a、3bが設けられ、サステインドライバ41~44の代わりに2つのサステインドライバ4a、4bが設けられている。また、図1の放電制御タイミング発生回路5の代わりに放電制御タイミング発生回路5aが設けられている。図6のプラズマディスプレイ装置の他の部分の構成は、図1のプラズマディスプレイ装置の構成と同様である。

【0104】放電制御タイミング発生回路5aは、水平同期信号Hおよび垂直同期信号Vを基準として放電制御タイミング信号SC1、SC2、SU1、SU2を発生し、放電制御タイミング信号SC1、SC2をスキャンドライバ3a、3bにそれぞれ与え、放電制御タイミング信号SU1、SU2をサステインドライバ4a、4bにそれぞれ与える。

【0105】PDP1a、1bは、それぞれ複数のアドレス電極11、K本(Lは任意の正数)のスキャン電極12およびK本のサステイン電極13を含む。PDP1aのアドレス電極11はアドレスドライバ2aに接続され、PDP1bのアドレス電極11はアドレスドライバ2bに接続されている。

【0106】PDP1aの第1ラインから第Kラインまでのスキャン電極12はスキャンドライバ3aに接続され、PDP1bの第1ラインから第Kラインまでのスキ

ャン電極12はスキャンドライバ3bに接続されている。PDP1aの第1ラインから第Kラインまでのサステイン電極13はサステインドライバ4aに共通に接続され、PDP1bの第1ラインから第Kラインまでのサステイン電極13はサステインドライバ4bに共通に接続されている。

【0107】スキャンドライバ3aは、放電制御タイミング発生回路5aから与えられる放電制御タイミング信号SC1に応じてセットアップパルス、書き込みパルス、維持パルスをK本のスキャン電極12に印加する。スキャンドライバ3bは、放電制御タイミング発生回路5aから与えられる放電制御タイミング信号SC2に応じてセットアップパルス、書き込みパルス、維持パルスをK本のスキャン電極12に印加する。

【0108】サステインドライバ4aは、放電制御タイミング発生回路5aから与えられる放電制御タイミング信号SU1に応じてK本のサステイン電極13を同時に駆動する。サステインドライバ4bは、放電制御タイミング発生回路5aから与えられる放電制御タイミング信号SU2に応じてK本のスキャン電極13を同時に駆動する。

【0109】このように、本実施の形態のプラズマディスプレイ装置では、PDPが上部のPDP1aおよび下部のPDP1bに2分割され、各PDP1a、1bごとにアドレスドライバ2a、2b、スキャンドライバ3a、3bおよびサステインドライバ4a、4bが設けられ、各PDP1a、1bごとに任意の放電状態に設定することができ、より容易に種々の放電状態を組み合わせることができる。

【0110】図7は、図6のプラズマディスプレイ装置の各PDP1a、1bにおける初期化期間(または疑似初期化期間)、アドレス期間および維持期間のタイミングチャートである。図7の縦軸の上部はPDP1aの第1ラインから第Kラインまでのラインを示し、下部はPDP1bの第1ラインから第Kラインまでのラインを示し、横軸は時間を示す。

【0111】図7に示すように、PDPが2分割され、PDP1aのアドレス電極11と第1~第Kラインまでのスキャン電極12およびサステイン電極13とが第1のグループとなり、PDP1bのアドレス電極11と第1~第Kラインまでのスキャン電極12およびサステイン電極13が第2のグループとなる。

【0112】また、アドレスドライバ2、スキャンドライバ31~34およびサステインドライバ41~44により各グループごとに放電タイミングが制御され、各グループごとに1フィールドを複数のサブフィールド、例えば、12個のサブフィールドに分割している。各サブフィールドの維持期間は、1、2、4、6、10、14、19、26、33、40、47、53の明るさの重み付けがなされ、これらのサブフィールドを組み合わせ

ることにより明るさのレベルを0～255までの256段階で調整することができ、階調表示が行われる。

【0113】また、第1のサブフィールドSF1は、初期化期間、アドレス期間および維持期間に分離され、第2のサブフィールドSF2以降の各サブフィールドは、疑似初期化期間、アドレス期間および維持期間に分離される。

【0114】まず、第1のサブフィールドSF1では、第1および第2のグループに対して初期化期間VSTが開始される。初期化期間VSTが終了した後、第1のグループのアドレス期間AD1aが開始され、第1のグループのアドレス期間AD1aが終了した後、第1のグループの維持期間SUS1aが開始される。

【0115】次に、第1のグループの維持期間SUS1aが終了した時点で第2のグループの維持期間SUS1bが開始されるように、初期化期間VSTの終了から第1のグループの維持期間SUS1aだけ経過した後に第2のグループのアドレス期間AD1bが開始され、第2のグループのアドレス期間AD1bが終了した後、第2のグループの維持期間SUS1bが開始される。

【0116】次に、第2のサブフィールドSF2では、第2のグループの第1のサブフィールドSF1の維持期間SUS1bが終了した時点で第1および第2のグループの疑似初期化期間SST1が開始される。疑似初期化期間SST1が終了した後、第1のグループのアドレス期間AD2aが開始され、第1のグループのアドレス期間AD2aが終了した後、第1のグループの維持期間SUS2aが開始される。

【0117】次に、第1のグループの維持期間SUS2aが終了した時点で第2のグループの維持期間SUS2bが開始されるように、疑似初期化期間SST1の終了から第1のグループの維持期間SUS2aだけ経過した後に第2のグループのアドレス期間AD2bが開始され、第2のグループのアドレス期間AD2bが終了した後、第2のグループの維持期間SUS2bが開始される。以降第2のサブフィールドと同様に、第3～第5のサブフィールドにおいて疑似初期化期間SST2～SST4、アドレス期間AD3a～AD5a、AD3b～AD5b、維持期間SUS3a～SUS5a、SUS3b～SUS5bが設定される。

【0118】次に、第6のサブフィールドSF2では、第1のグループの第5のサブフィールドSF1の維持期間SUS5aが終了した時点で第1のグループの疑似初期化期間SST5aが開始される。第1のグループの疑似初期化期間SST5aが終了した後、第1のグループのアドレス期間AD6aが開始され、第1のグループのアドレス期間AD6aが終了した後、第1のグループの維持期間SUS6aが開始される。

【0119】次に、第1のグループの維持期間SUS6aが終了した時点で第2のグループの維持期間SUS6

bが開始されるように、第1のグループの維持期間SUS5aの終了から第1のグループの維持期間SUS6aだけ経過した後に第2のグループの疑似初期化期間SST5bが開始される。第2のグループの疑似初期化期間SST5bが終了した後、第2のグループのアドレス期間AD6bが開始され、第2のグループのアドレス期間AD6bが終了した後、第2のグループの維持期間SUS6bが開始される。以降第6のサブフィールドと同様に、第7～第12のサブフィールドにおいて疑似初期化期間、アドレス期間、維持期間が設定される。

【0120】このように、本実施の形態では、PDPが上部のPDP1aおよび下部のPDP1bに2分割され、同時に維持放電が行われるスキャン電極12およびサステイン電極13の数が半分以上になるように、維持期間を各グループごとにずらしてスキャン電極12およびサステイン電極13を維持放電させている。したがって、不要な電磁波のレベルを半分以上に抑制することができる。維持期間のピーク電流を半分以上に低減してスキャンドライバ3a、3bおよびサステインドライバ4a、4bを低コスト化することができる。

【0121】また、第1～第10のサブフィールドでは、第1のグループの維持期間中に第2のグループのアドレス期間が設定され、第11および第12のサブフィールドでは、第1のグループの維持期間中に第2のグループの疑似初期化期間およびアドレス期間が設定されているので、時間を有効に活用することができ、1フィールド中の維持期間SUSの割合を大きくすることができる。

【0122】なお、本実施の形態では、アドレス電極11、スキャン電極12およびサステイン電極13を2つのグループに分割したが、分割数はこの例に特に限定されず、4分割等の他の分割数であってもよい。

【0123】

【発明の効果】本発明に係る表示装置およびその駆動方法によれば、複数の第1および第2の電極がそれぞれ所定数の第1および第2の電極を含む複数のグループに区分され、複数の第1および第2の電極のうち少なくとも半分を超える第1および第2の電極が同時に維持放電しないように、第1および第2の電極が維持放電を行う維持期間を各グループごとにずらして第1および第2の電極を維持放電させているので、複数の第1および第2の電極のうち同時に維持放電を行う第1および第2の電極の数を半分以上に制限することができる。したがって、不要な電磁波の放射を抑制することができる。維持期間のピーク電流を低減して駆動回路を低コスト化することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図

【図2】図1のPDPにおけるアドレス電極、スキャン

電極およびサステイン電極の駆動電圧の一例を示すタイミング

【図3】図1のプラズマディスプレイ装置の各グループにおける初期化期間（または疑似初期化期間）、アドレス期間および維持期間のタイミングチャート

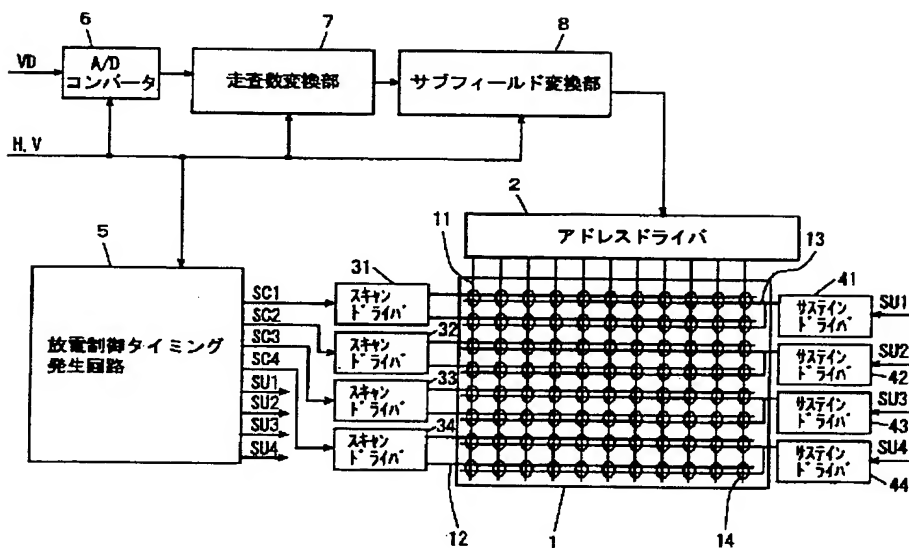
【図4】図1のプラズマディスプレイ装置においてあるグループの維持期間中に他のグループがアドレス放電を行う場合のアドレス電極、スキャン電極およびサステイン電極の駆動電圧の一例を示すタイミングチャート

【図5】図1のプラズマディスプレイ装置の各グループにおける初期化期間（または疑似初期化期間）、アドレス期間および維持期間の他のタイミングチャート

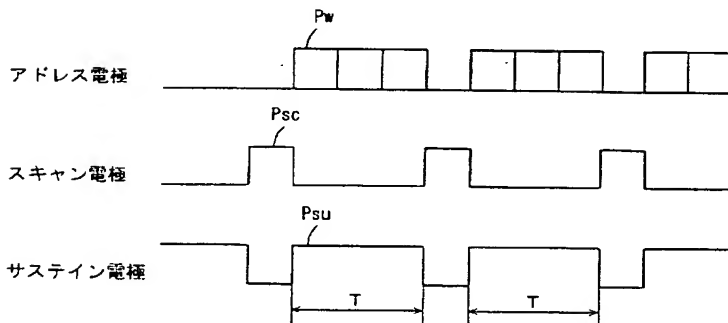
【図6】本発明の第2の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図

【図7】図6のプラズマディスプレイ装置の各PDPにおける初期化期間（または疑似初期化期間）、アドレス期間および維持期間のタイミングチャート

【図1】



【図4】



【図8】AC型PDPにおける放電セルの駆動方法を説明するための図

【図9】従来のプラズマディスプレイ装置の主としてPDPの構成を示す模式図

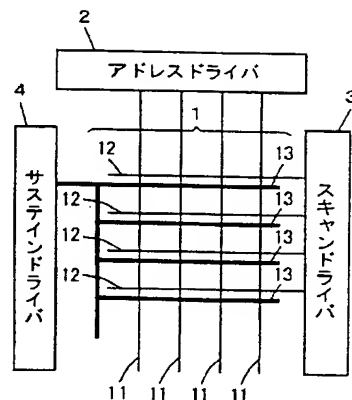
【図10】AC型PDPにおける三電極面放電セルの模式的断面図

【図11】ADS方式を説明するための図

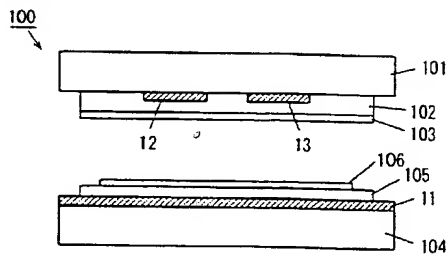
【符号の説明】

- 1, 1a, 1b PDP
- 2, 2a, 2b アドレスドライバ
- 3a, 3b, 31~34 スキャンドライバ
- 4a, 4b, 41~45 サステインドライバ
- 5, 5a 放電制御タイミング発生回路
- 8 サブフィールド変換部
- 11 アドレス電極
- 12 スキャン電極
- 13 サステイン電極

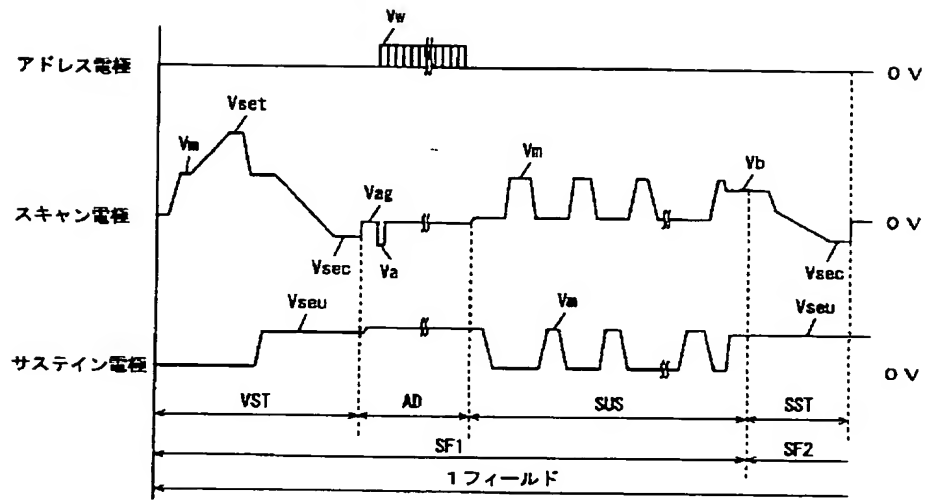
【図9】



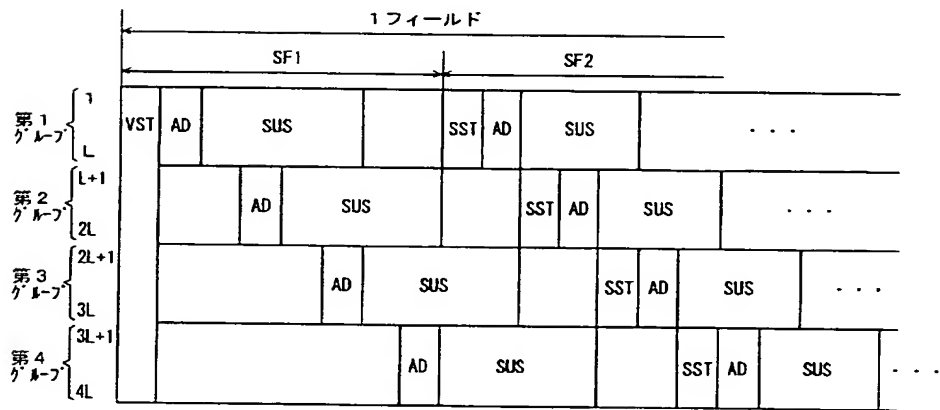
【図10】



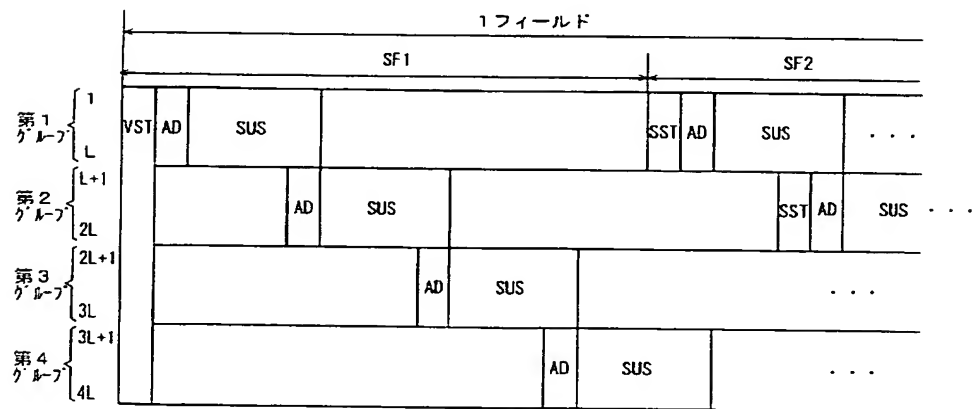
【図2】



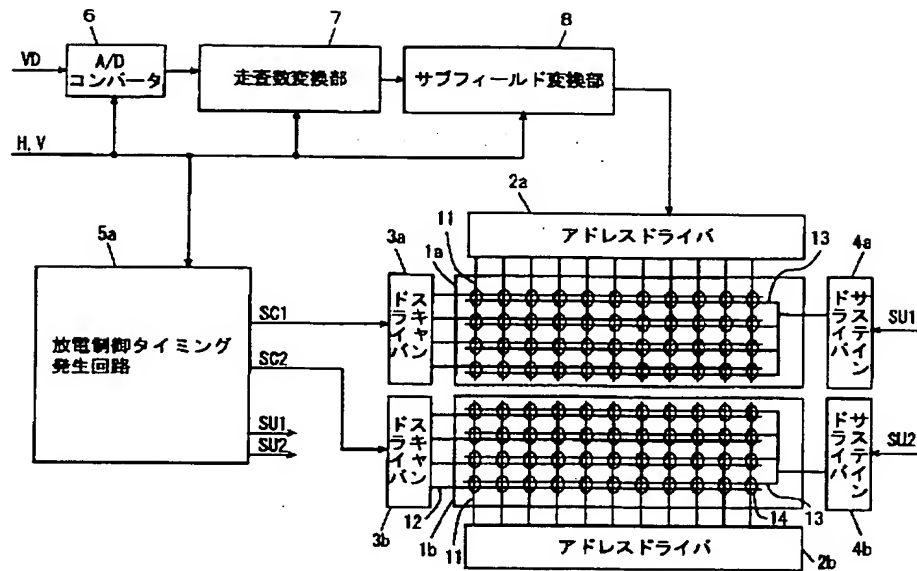
【図3】



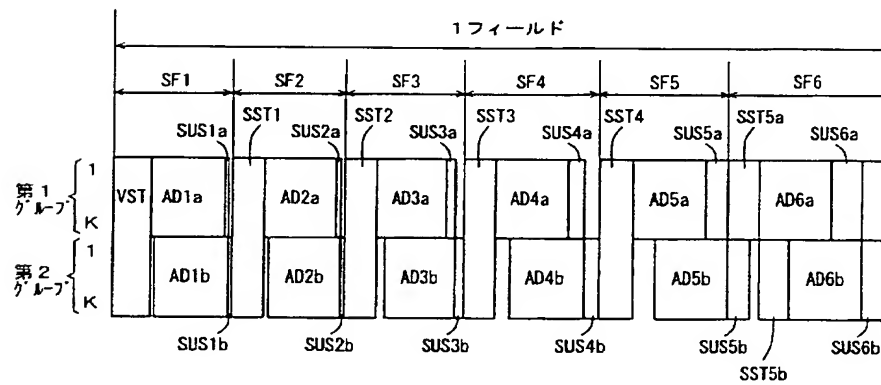
【図5】



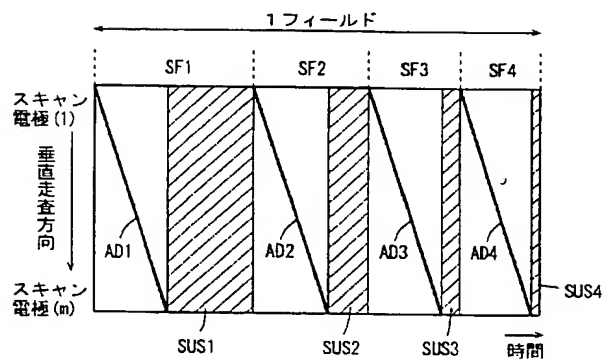
【図6】



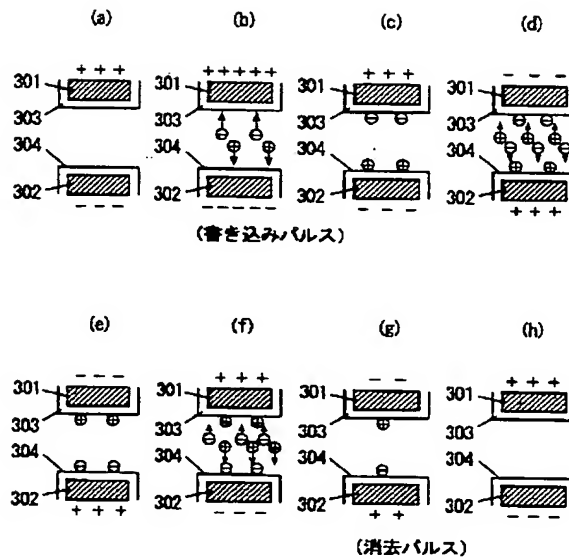
【図7】



【図11】



【図8】



フロントページの続き

(72)発明者 大平 一雄

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 庄司 秀彦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 5C080 AA05 BB06 DD17 DD26 DD27
DD30 FF09 GG08 HH05 JJ02
JJ04 JJ06 KK02 KK43

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

